

5. 以SoPC為基礎之自動化視覺檢測與定位系統

許孟超 助理教授
台灣科技大學 電子工程系

摘要

視覺檢測與定位系統在工業界扮演著重要的角色，例如印刷工廠在印刷前必須有精準的版面定位，以避免版面歪斜。現階段中，很多工廠還是使用人工檢測與定位，其缺點是耗時長且精確度低。而目前定位系統製造商已經開發出自動檢測與定位系統，它們使用工業電腦、影像擷取卡、IO模組板、控制機板與PLC程式化控制器來達到自動檢測與定位功能。但此類設計有些缺點，例如成本高與體積龐大，而最嚴重的是在印刷工廠震動與多塵的作業環境下，時常造成工業電腦當機，接點脫落或生鏽，又因為此類系統過於龐大複雜，使用者常常無法自行解決問題而導致作業停擺。

我們使用SoPC發展板做為開發自動檢測與定位系統的平台，我們整合了影像的輸入與輸出、檢測與定位功能於單顆FPGA晶片中。在硬體模組方面，我們提出了高效率的影像輸出入與偵測架構；而軟體演算法部分，則提出「一次到位」的快速定位功能與相關的偵測演算法。使用SoPC平台對於工業界來說除了成本大幅降低，還具有穩定和故障替換容易等優點。

我們使用FPGA發展板做為系統開發平台，FPGA晶片為Altera Cyclon II EP2C70F896C6N，其可提供約7萬個LE供使用者利用。本系統實作完成後僅需8千個LE，故對於資源的需求量是很低的。

一、序論

視覺檢測與定位在工業界扮演重要的角色，例如印刷工廠必須將版面定位後打孔，才會進行印刷的工作。現階段中較常使用的定位方式是使用者透過PLC程式化控制器控制馬達的移動，再經由高精密度攝影機觀察是否定位。

PLC程式化控制器是由中央處理單元(CPU)、記憶體、程式書寫器與輸出入模組構成，透過輸入模組，使用者可以讀取Sensor或開關的值並撰寫流程決定輸出值。PLC具有穩定、通用性強與撰寫簡單易修改等優點，因此常被用來控制各式各樣的機械或工作程序。但其缺點是無法做較為高階的處理，例如影像輸出入與相關運算，因此PLC無法到「自動化」視覺檢測的功能。

目前定位系統製造商已經開發出自動化視覺檢測與定位系統，它們使用工業電腦、影像擷取卡、IO模組板、控制機板與PLC控制器來達到自動檢測與定位功能。攝影機的影像透過影像擷取卡輸入至工業電腦中，電腦檢測畫面的資料後，再透過IO模組板與PLC控制器來控制步進馬達移動定位與後續電磁閥的動作。

但此類系統的缺點是太過於複雜、昂貴且耗電，工業電腦與其周邊組合起來是一個龐大的系統，成本高達十餘萬。

而在震動與多塵的作業環境下，長久可能造成電腦的積塵當機或是周邊接點脫落而導致作業停擺，設備商須耗費時間金錢與人力來修護。另外電腦的作業系統也需要重組與更新才能保持運作效率。因此此類系統不管對於設備商或是使用者來說都是很很不方便的。

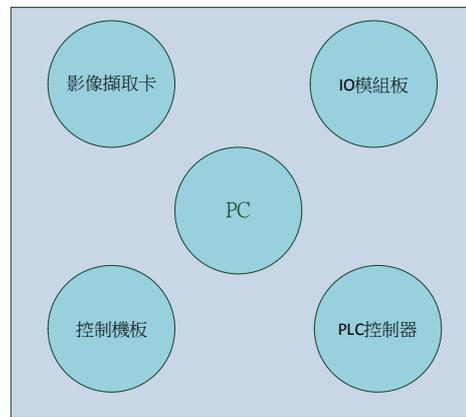


圖1-1 工業電腦方塊圖

本文使用FPGA發展板做為開發自動視覺檢測與定位系統的平台，藉由發展板上的影像輸出入晶片取代影像擷取卡與VGA輸出功能；而軟核NIOS II CPU可以執行畫面檢測演算法。另外我們使用發展板上的PIO腳位取代IO模組板與PLC控制器，PIO可以用來接收Sensor訊號、傳送步進馬達訊號以及控制其他機構的動作例如傳送皮帶。

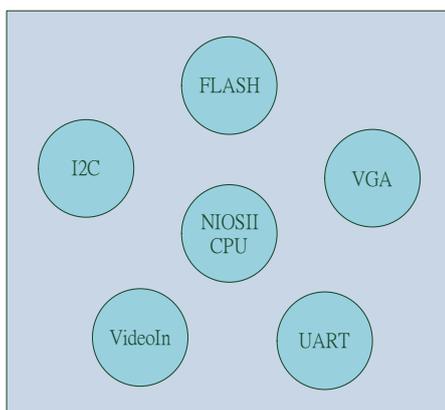


圖1-2 SoPC方塊圖

二、目標平台

1. X-Y Table

X-Y Table在工業定位控制上佔有非常重要的角色，不管是打孔、印刷、模具製作都需要定位的前置作業；雕刻、點焊、塗膠、鎖螺絲…等也都需要X-Y Table的定位。一般市售的X-Y table有簡單的X單軸，也有XY雙軸，如圖3-2。

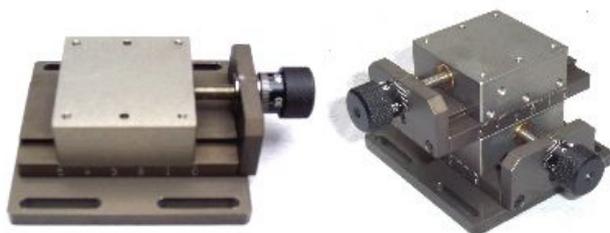


圖2- 1 X-Y Table

而自動控制用之X-Y Table移動方式通常分為步進馬達驅動與皮帶式驅動，使用步進馬達的優點是可以做很精密的調整移動，而使用皮帶式驅動的優點則是速度快。本文所使用的X-Y Table，為三軸式步進馬達驅動加上兩台高精度攝影機，構成定位系統，如圖2-2。



圖2- 2 本文使用之實驗型X-Y Table

我們將X-Y Table的上部面板移除後，可以發現內部有三組步進馬達，如圖2-3。此實驗機台的原理是利用左右兩組步進馬達控制左右兩邊的上下移動，中間一組步進馬達控制左右移動。

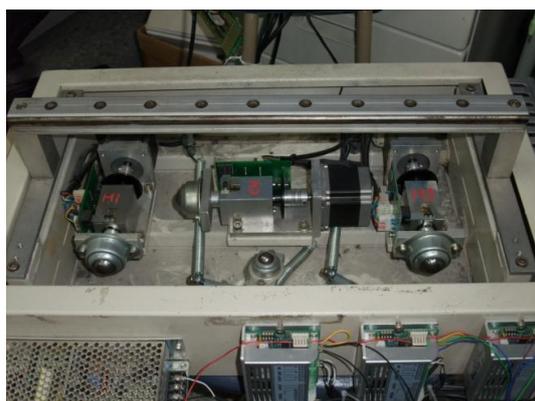


圖2- 3 移除上部面板之實驗型X-Y Table

三、硬體架構

硬體系統中，最佳的記憶體頻寬利用率是我們規劃影像輸入與偵測架構時的優先考量。在嵌入式系統中，記憶體的頻寬常常是做影像處理的一個瓶頸，因此我們提出一個有效利用記憶體頻寬的架構。

1. 系統架構

在Altera SoPC統中，各個元件之間的溝通必須透過Avalon Bus，在圖3-1，我們列出本文中的主要元件與Avalon Bus的關聯。

一般來說，系統中只有CPU具有Master功能，使用者可以藉由CPU設定其他Controller的暫存器，Controller會依照暫存器之值來動作。為了增加效能，很多系統會採取DMA機制，讓非CPU的Controller也可以主動存取其他裝置。在我們系統中，VGA Controller、Video Input Controller與Detect Module都有Master Port，因此具有DMA功能。它們可以直接透過SDRAM Controller來存取SDRAM的資料。另外也有Slave Port供CPU做暫存器的設定與讀取。另外在表3-1中，我們列出各模組的功能簡介與時脈。

表3- 1 各模組負責功能表

模組名稱	時脈	數量	功能說明
NIOS II CPU	100MHz	1	32-bit RISC CPU(Altera提供), 執行軟體演算法運算
JTAG UART	100MHz	1	軟體除錯(Altera提供)
SDRAM Controller	100MHz	2	控制DE2-70上兩顆32MB SDRAM (Altera提供)
I2C Controller	100MHz	1	設定2顆TV Decoder chip內部暫存器(Opencores提供)
ITU656 Decoder Module	6.75MHz	2	將ITU-R bt.656 格式轉換成灰階格式
Video Input Controller	100MHz	2	DMA功能, 將2組攝影機影像輸入至Frame buffer
VGA Controller	100MHz	1	DMA功能, 將Frame buffer影像送至VGA DAC, 螢幕顯示
Motor Controller	100MHz	3	控制三組步進馬達的運作
Detect Module	100MHz	1	擷取影像資訊, 送至CPU做處理

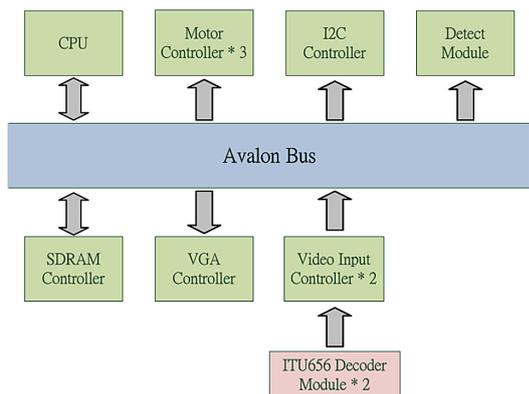


圖3- 1 系統連接圖

2. FPGA資源與記憶體頻寬分析

DE2-70上的FPGA Chip可用資源如表3-3，而我們各主要元件所用資源如表3-4。

整個系統整合後，資源需求約為LEs：8000；RAM Bits：171968；PLLs：1；Embedded Multiplier：4。由此可見本系統對於FPGA Chip資源的需求度低，我們可以改用價格較低廉的FPGA Chip來降低成本，也可以利用剩餘的資源做更複雜的控制。

表3- 2 FPGA Chip資源表

Cyclone EP2C70F896C6	
LEs	68,416
Total RAM Bits	1,152,000
Embedded Multiplier	150
I/O pins	622
PLLs	4

表3- 3 系統主要元件資源表

Module	LE	Embedded Memory	Embedded Multiplier
NIOS II CPU	1,800	71,424	4
SDRAM Controller	350	0	0
ITU656 Decoder Module	34	0	0
VGA Controller	607	73,728	0
Video Input Controller	254	16,384	0
I2C Controller	279	0	0
Motor Controller	106	0	0
Detect Module	572	0	0

本系統螢幕解析度設定為800*600，上半部800*350為灰階影像，下半部800*250為彩色GUI。我們各別計算兩組SDRAM的頻寬，如下：

- SDRAM 1： 800*350*15 -----(1)
- 800*350*60 -----(2)
- 800*350*5 -----(3)
- SDRAM 2： 800*350*60 -----(4)
- 800*250*2*60 -----(5)

式(1)為灰階影像輸入，30 interlaced frames/second，15 frames/second。

式(2)為灰階影像輸出，60 frame/second。

式(3)為偵測模組，我們假定每秒偵測5次。

式(4)為影像前景輸出，60 frame/second。

式(5)為GUI輸出，60 frame/second。

由上式計算後，SDRAM 1總需為22.4MByte/second，SDRAM 2總需為40.8MByte/second，而每組記憶體可提供200MByte/second，所以目前的記憶體頻寬可以很充分的提供各部份元件的使用。當CPU執行軟體程式時，也需要記憶體空間，我們採取頻寬需求率較低的SDRAM 1來當作CPU執行空間。

四、結論

本文在硬體部分提出一套頻寬利用率與效能俱佳的架構，並且整合各部份模組為一SoPC系統；軟體部分我們設計相關的物件偵測與馬達移動演算法，最後軟硬體構成自動視覺檢測與定位系統。

我們計算本系統所需LEs數目約為8000，因此可以改用價格較低廉的FPGA Chip來降低成本，也可以利用剩餘的資源做更複雜的控制處理。藉由此發展板所提供的影像輸出入與IO功能，取代原有的工業電腦與其他控制周邊。

本文使用SoPC發展板做為開發自動檢測與定位系統的平台，我們整合了影像的輸入與輸出、檢測與定位功能於單顆FPGA晶片中，且使用自行開發的GUI介面，且搭配觸控式螢幕可以讓畫面更加漂亮且操作容易。在硬體模組方面，我們提出了高效率的影像輸出入與偵測架構；而軟體演算法部分，則提出「一次到位」的快速定位功能與相關的偵測演算法。

應用單一的FPGA的SoPC平台完成整合以上功能將具有下列優點：

(1) 成本大幅降低。

(2) 體積小，功率低，由工業電腦加上控制周邊的PC板整合成單一片PC板。

(3) 零件大幅減少，穩定高，故障維修替換容易沒有工業電腦的硬碟不易當機。

具有不易當機，執行速度快等優點。

表4-1工業電腦和SOPC開發平台比較表

	工業電腦	SOPC
成本	高	低
體積	大	小
功率	高	低
穩定性	低	高
開機速度	慢	快

參考文獻

- [1] Rafael C. Gonzalez and Richard E. Woods, “Digital Image Processing”, 2nd Edition, Prentice-Hall, 2002.
- [2] Michael D. Ciletti, “Advanced Digital Design with the VERILOG HDL”, Prentice-Hall, 2003.
- [3] Samir Palnitkar, “Verilog HDL: A Guide to Digital Design and Synthesis”, 2nd Edition, Prentice-Hall, 2003.
- [4] Andreas Koschan and Mongi Abidi, “Digital Color Image Processing”, John Wiley, 2008.
- [5] 鐘國亮, “影像處理與電腦視覺”, 3rd Edition, 東華書局, 2006
- [6] 鄭信源, “Verilog 硬體描述語言數位電路”, 6th Edition, 儒林出版社, 2007
- [7] 周立功, “SOPC嵌入式系統實驗教程”, 北京航空航天大學出版社, 2006
- [8] 李藝英, “Nios II嵌入式軟核SOPC設計原理與應用”, 北京航空航天大學出版社, 2006
- [9] 周博、邱衛東、陳燕、周學功、方茁, “以 NIOS 為基礎的 SOPC 設計與實作”, 全華出版社, 2005
- [10] 鄭子凡, “以多組CMOS感測器實現高速攝影系統之SOPC硬體架構”, 國立台灣科技大學電子工程系碩士論文, 2007
- [11] 陳首元, “基於SOPC平台之相機陣列式高速攝影系統軟體架構及影像校正設計”, 國立台灣科技大學電子工程系碩士論文, 2007
- [12] 王佳鴻, “以TI DM6446 DSP實現且最佳化H.264之移動向量估計”, 國立台灣科技大學電子工程系碩士論文, 2007
- [13] “Quartus II Handbook”, Version 7.2, Altera Corporation, Oct. 2007.