



## 111 年度工研院電光系統所

### 智慧製造、半導體構裝與透明顯示技術等相關研發成果非專屬授權案

- 一、主辦單位：財團法人工業技術研究院（以下簡稱「工研院」）。
- 二、非專屬授權標的：本案授權標的包含研發成果專利 21 案 55 件及技術 67 件，詳如附件。
- 三、非專屬授權廠商資格：國內依中華民國法令組織登記成立且從事研發、設計、製造或銷售之公司法人。
- 四、公開說明會：
  - （一）舉辦時間：民國（下同）111 年 9 月 23 日下午 2 時至 3 時。
  - （二）舉辦地點：以線上會議方式舉辦。
  - （三）報名須知：採電子郵件方式報名。有意報名者，請於 111 年 9 月 22 日中午 12 時整（含）前以電子郵件向本案聯絡人報名（主旨請註明「111 年度工研院電光系統所智慧製造、半導體構裝與透明顯示技術等相關研發成果非專屬授權案：公開說明會報名」，並於內文中陳明：公司名稱、公司電話、參與人數、姓名、職稱）。工研院「技轉法律中心」聯絡人將於 111 年 9 月 22 日下午 5 時整（含）前發送電子郵件回覆並告知公開說明會會議資訊。
- 五、聯絡人：工研院技術移轉與法律中心 桂小姐  
電話：+886-3-591-8009  
傳真：+886-3-582-0466  
電子信箱：ManTing@itri.org.tw  
地址：31057 新竹縣竹東鎮中興路四段 195 號 51 館 110 室



附件：

一、研發成果專利授權標的 (21 案 55 件)

案次	件次	件編號	專利中文名稱	國家	狀態	申請號	專利證號	委辦單位
1	1	P51100002US	陣列開關電路系統及開關電路	美國	審查中	17/678,853		經濟部技術處
	2	P51100002TW	陣列開關電路系統及開關電路	中華民國	審查中	110141770		經濟部技術處
	3	P51100002CN	陣列開關電路系統及開關電路	中國大陸	審查中	202111457919.X		經濟部技術處
2	4	P51090046US	陣列開關電路、開關元件及系統晶片封裝結構	美國	審查中	17/372,132		經濟部技術處
	5	P51090046TWD1	開關元件	中華民國	審查中	111118807		經濟部技術處
	6	P51090046TW	陣列開關電路及系統晶片封裝結構	中華民國	審查中	110114328		經濟部技術處
	7	P51090046CN	陣列開關電路、開關元件及系統晶片封裝結構	中國大陸	審查中	202110517923.4		經濟部技術處
3	8	P52100038US	伺服電機及其編碼器校正方法	美國	審查中	17/712,372		經濟部技術處
	9	P52100038TW	伺服電機及其編碼器校正方法	中華民國	審查中	110149190		經濟部技術處
	10	P52100038CN	伺服電機及其編碼器校正方法	中國大陸	審查中	202210067397.0		經濟部技術處
4	11	P51110008TW	設備異常檢測方法及裝置	中華民國	審查中	111122909		經濟部技術處
5	12	P51110003TW	聲音訊號的分析方法及裝置、晶片的設計方法及裝置	中華民國	審查中	111117761		經濟部技術處
	13	P51110003CN	聲音信號的分析方法及裝置、晶片的設計方法及裝置	中國大陸	審查中	202210543152.0		經濟部技術處
6	14	P51100049US	導體線路載板模組	美國	審查中	17/694,445		經濟部技術處
	15	P51100049TW	導體線路載板模組	中華民國	審查中	110144829		經濟部技術處
7	16	P51100041US	用於生理訊號監測的監測裝置及其操作方法	美國	審查中	17/688,467		經濟部技術處
	17	P51100041TW	用於生理訊號監測的監測裝置及其操作方法	中華民國	審查中	110145144		經濟部技術處
	18	P51100041CN	用於生理訊號監測的監測裝置及其操作方法	中國大陸	審查中	202111542777.7		經濟部技術處
8	19	P51100064TW	浮空影像顯示裝置	中華民國	審查中	111108367		經濟部技術處
	20	P51100064CN	浮空影像顯示設備	中國大陸	審查中	202210447332.9		經濟部技術處
9	21	P51100063TW	光源模組	中華民國	審查中	111110826		經濟部技術處



案次	件次	件編號	專利中文名稱	國家	狀態	申請號	專利證號	委辦單位
	22	P51100063CN	光源模塊	中國大陸	審查中	202210532774.3		經濟部技術處
10	23	P51100062TW	透明顯示器、透明膜片與透明裝置	中華民國	審查中	111112554		經濟部技術處
	24	P51100062CN	透明顯示器、透明膜片與透明裝置	中國大陸	審查中	202210446898.X		經濟部技術處
11	25	P51100007US	可切換式浮空影像顯示裝置	美國	審查中	17/730,224		經濟部技術處
	26	P51100007TW	可切換式浮空影像顯示裝置	中華民國	審查中	111111294		經濟部技術處
	27	P51100007CN	可切換式浮空影像顯示設備	中國大陸	審查中	202210440269.6		經濟部技術處
12	28	P51060042USD2	晶片封裝	美國	審查中	17/839,500		經濟部技術處
	29	P51060042USD1	晶片封裝	美國	暫准	16/808,369		經濟部技術處
	30	P51060042US	晶片封裝	美國	獲證	15/976,886	10622274	經濟部技術處
	31	P51060042TW	晶片封裝	中華民國	獲證	106146106	I660471	經濟部技術處
	32	P51060042CN	芯片封裝	中國大陸	獲證	201810447022.0	ZL201810447022.0	經濟部技術處
13	33	P51110005US	功率模組及其製造方法	美國	審查中	17/732,428		經濟部技術處
	34	P51110005TW	功率模組及其製造方法	中華民國	審查中	111116177		經濟部技術處
	35	P51110005CN	功率模塊及其製造方法	中國大陸	審查中	202210462948.3		經濟部技術處
14	36	P51110004US	異地分享三維空間標註軌跡的方法及系統	美國	審查中	17/727,810		經濟部技術處
	37	P51110004TW	異地分享三維空間標註軌跡的方法及系統	中華民國	審查中	111115556		經濟部技術處
	38	P51110004CN	異地分享三維空間標註軌跡的方法及系統	中國大陸	審查中	202210477566.8		經濟部技術處
15	39	P51990037USD1	穿隧磁電阻結構以及集成式 3 軸向磁場感測器與感測電路的製造方法	美國	已獲證	15/193,116	9625538	工研院
	40	P51990037USC1	穿隧磁電阻結構以及集成式 3 軸向磁場感測器與感測電路的製造方法	美國	已獲證	13/722,715	9645204	工研院
	41	P51990037TW	穿隧磁電阻結構以及集成式 3 軸向磁場感測器與感測電路的製造方法	中華民國	已獲證	100123328	I440875	工研院
	42	P51990037CN	穿隧磁阻結構以及集成式 3 軸向磁場傳感器與其製造方法	中國大陸	已獲證	201110261944.0	ZL201110261944.0	工研院
16	43	P51030055US	用於磁場感測之穿隧磁阻裝置	美國	已獲證	14/967,235	9810748	經濟部技術處
	44	P51030055TW	用於磁場感測之穿隧磁阻裝置	中華民國	已獲證	104110195	I633321	經濟部技術處



案次	件次	件編號	專利中文名稱	國家	狀態	申請號	專利證號	委辦單位
	45	P51030055CN	用於磁場感測的穿隧磁阻裝置	中國大陸	已獲證	201510198664.8	ZL201510198664.8	經濟部技術處
17	46	P51010079TW	磁性感測裝置及其製作方法	中華民國	已獲證	101142867	I497784	工研院
18	47	P51010055US	用於感測外部磁場之磁場感測器	美國	已獲證	13/730,534	9207290	工研院
	48	P51010055TW	用於感測外部磁場之磁場感測器	中華民國	已獲證	101138875	I468715	工研院
19	49	P51000153US	穿隧磁阻參考單元以及使用此穿隧磁阻參考單元之磁場感測電路	美國	已獲證	13/600,795	8957487	工研院
	50	P51000153TW	穿隧磁阻參考單元以及使用此穿隧磁阻參考單元之磁場感測電路	中華民國	已獲證	101139182	I482984	工研院
	51	P51000153CN	穿隧磁阻參考單元及其磁場感測電路	中國大陸	已獲證	201210517405.3	ZL201210517405.3	工研院
20	52	P51000148US	應用穿隧式磁電阻器之磁場感測方法及磁場感測裝置	美國	已獲證	13/548,440	8816683	工研院
	53	P51000148TW	應用穿隧式磁電阻器之磁場感測方法及磁場感測裝置	中華民國	已獲證	101107276	I431301	工研院
21	54	P51000101US	磁感應器	美國	已獲證	13/451,553	8633555	工研院
	55	P51000101CN	磁感應器	中國大陸	已獲證	201210066813.1	ZL201210066813.1	工研院

【備註】：本標案公告所包含之專利範圍除專利清單明載外，包含上開專利 EPC 申請案指定國別後 所包含之各國專利。

## 二、技術授權標的 (67 件)

件次	產出年度	技術類別	技術名稱	技術特色	委辦單位	計畫名稱
1	111	智慧製造與智能辨識	AI on Chip 與 CIM 之晶片系統整合技術	因應 AIoT 與 IIoT 等發展趨勢，工研院利用 AI on Chip 技術，設計 AI SoC 多重組態推論加速器系統，將 AI 加速器演算法，透過晶片設計流程整合於系統晶片當中，降低系統功耗與提升算力之目的，搭配先進半導體封裝技術，進行 AI 加速器與記憶體之系統微縮，更可進一步滿足輕薄短小應用需求，提供 AIoT, IIoT 系統最佳的硬體整	經濟部技術處	AI on Chip 終端智慧發展計畫
2	111	智慧製造與智能辨識	AI on Chip 與 CIM 之晶片整合技術	因應 AIoT 與 IIoT 等發展趨勢，工研院利用 AI on Chip 技術，設計 AI SoC 多重組態推論加速器系統，將 AI 加速器演算法，透過晶片設計流程整合於系統晶片當中，降低系統功耗與提升算力之目的，搭配先進半導體封裝技術，進行 AI 加速器與記憶體之系統微縮，更可進一步滿足輕薄短小應用需求，提供 AIoT, IIoT 系統最佳的硬體整	經濟部技術處	AI on Chip 終端智慧發展計畫
3	111	智慧製造與智能辨識	類比與數位矽智權之晶片技術	因應先進半導體封裝等發展趨勢，工研院透過類比與數位 IC 設計流程，設計多種類比與數位矽智權(Silicon IP)，其不僅可做為系統晶片整合時所需的基本矽智權，更可將相關矽智權透過半導體製程，實現為先進半導體封裝所需的小晶片 Chip(let)，進以實現封裝層級的系	經濟部技術處	AI on Chip 終端智慧發展計畫



件次	產出年度	技術類別	技術名稱	技術特色	委辦單位	計畫名稱
				統整合，滿足輕薄短小應用需求，提供 AIoT, IIoT 系統最佳的硬體整合解決方案。		
4	110	智慧製造與智能辨識	生產線排程系統	改善排程生產企業透過人工安排耗時及無法立即提供決策之問題，透過智能化系統演算法開發將縮短決策週期時間提升決策品質，達到營運成本最小化之目標。	工研院	AI on Chip 終端智慧發展計畫-計畫衍生
5	111	智慧製造與智能辨識	智能帳單辨識系統	智能帳單辨識系統擷取帳單特定需求文字內容，透過智能系統的輔助運作可預期年化節省 375.6 小時，提升帳單文件後續建檔的處理速度與改善人員負擔。另外，智能帳單辨識系統整合 RPA(機器人流程自動化)，滿足場域發展數位化策略。	經濟部技術處	AI on Chip 終端智慧發展計畫
6	110	智慧製造與智能辨識	智能量腳系統	目的在整合現有的量測設備與使用機制，提升量測速度，提高便利性，數位尺寸量測精度，以及更好的性價比，為一台多合一整合型的量測系統。	工研院	AI on Chip 終端智慧發展計畫-計畫衍生
7	111	智慧製造與智能辨識	瑕疵檢測系統	藉由高速製程檢測平台技術，整合異質 AI 感測模組和高速視覺模組，可針對航太與醫療產業傳動關鍵零組件之高等級精密鋼珠製造場域，提供前段製程鍛造品線上高速影像檢測解決方案，配合計畫目標建立 AI 感測模組創新架構及技術，優化 SSD 目標檢測演算法，使其適應於晶片端運作，並符合高速瑕疵檢測需求。後續相關技術可以跨運應用至如高值扣件、機車零組件、電子零件生產，帶動台灣精密製造產業升級。	經濟部技術處	類載板 AI 感測模組最適化架構技術暨應用檢測計畫
8	111	智慧製造與智能辨識	人工智慧影像辨識技術	提供客製化影像物件分類、偵測、切割、追蹤辨識模組，可根據所需的場域和需求，協助建構 AI 辨識解決方案、技術諮詢與場域驗證。	經濟部技術處	AI on Chip 終端智慧發展計畫
9	111	智慧製造與智能辨識	FPGA-Based 高速數位訊號檢測技術	具備 100Mbps 最大向量收發速度，可透過驅動程式與應用軟體進行測試向量編輯、時序選擇、Pin Electronic 設定、掃描測試與訊號偵錯，時序方面提供 39ps resolution	經濟部技術處	工研院環境建構總計畫
10	111	智慧製造與智能辨識	基於 Simulink 之車用揚聲器晶片模型設計技術	協助廠商在投入車用關鍵零組件或相關晶片前，進行效能模擬	經濟部技術處	化合物半導體元件關鍵計畫
11	111	智慧製造與智能辨識	深度學習編譯技術	提供 AI 晶片深度學習軟體編譯環境，支援客制化 Operator Compute, Operator Schedule, Operator Tiling, Code Gen 及 Runtime 等模組，並整合編譯器框架與 AI 晶片 Backend，可將 NN 模型編譯並進行運算優化，在 AI 晶片或模擬器上執行。	經濟部技術處	AI on Chip 終端智慧發展計畫
12	111	智慧製造與智能辨識	晶片系統架構設計技術	針對晶片系統設計設計提供(1)類比 AI 加速器架構之探索技術(2)類比 AI 加速器之系統層級模擬技術(3)類比 AI 加速器之排程技術	經濟部技術處	AI on Chip 終端智慧發展計畫
13	111	智慧製造與智能辨識	RelayIR 轉 ONNX 之轉換技術 (Relay2ONNXConverter)	本技術應用於深度學習編譯器之深度學習計算圖優化 TVM Relay 模組中，增加 ONNX 格式產生模組，讓第三方編譯軟體可以整合 TVM 圖型優化，並將優化後的計算圖轉化產生 ONNX 格式之深度學習模型，以利透過 TVM 進行異質晶片的 SoC 編譯軟體整合。	經濟部技術處	AI on Chip 終端智慧發展計畫
14	111	智慧製造與智能辨識	嵌入式感知次系統技術	嵌入式感知次系統包含異質感測融合、電腦視覺、深度學習三大部分，可客製化建置不同需求之感知應用，如先進駕駛輔助系統(ADAS)演算法、深度學習物件偵測辨識演算法、異質感測融合演算法、軟硬體整合與系統優化技術、邊角案例之測試與訓練標註資料產生技術。	經濟部技術處	車電人工智慧化產業技術研發計畫
15	111	智慧製造與智能辨識	自駕車基礎共通平台軟體工具鏈	本技術包含自駕車次系統開發與人性化自駕車模擬技術，其包含感知次系統軟體、路徑規劃、事件與環境情境式決策技術、安全性測試模擬、高速測試模擬、舒適度測試模擬、擬真影片產生器、擬真感測模擬器。	經濟部技術處	車電人工智慧化產業技術研發計畫
16	111	智慧製造與智能辨識	卷積神經網絡模型技術	本技術基於物件偵測網路模型架構，於無解碼流程之條件下，結合電腦視覺後處理，完成物件偵測與語義分割的功能，達到高性價比的目標。	經濟部技術處	車電人工智慧化產業技術研發計畫



件次	產出年度	技術類別	技術名稱	技術特色	委辦單位	計畫名稱
17	111	智慧製造與智能辨識	處理器平台架構設計	Processor Platform Architecture Design	經濟部技術處	低軌衛星通訊系統技術開發計畫
18	111	智慧透明顯示虛實融合系統	虛實融合顯示技術	因應未來智慧生活發展趨勢，開發低繞射透明 AM Micro LED 顯示技術，本技術整合面板設計與結構開發，可提升透明顯示器背景影像清晰度與觀賞可視性。	經濟部技術處	任意形態與虛實融合顯示系統開發計畫
19	111	智慧透明顯示虛實融合系統	虛實融合與互動系統	隨著消費型態與智慧物聯網(AIoT)環境建置及普及率的提升，零售製造業者朝向少量多樣的生產模式來對應多層面客戶的需求。高精度噴墨印刷技術(High accuracy InkJet Printer Technology)提供此種新興量產模式的解決方案，利用微機電(MEMS)壓感控制的高精密噴墨模組(Print Head Module)與微量噴印體積(picoliter,皮升)的控制方式，達到各種材料(包含顯示器發光材料(OLED、QD、CF、QLED、LED、TFE)、電極材料、光感元件材料(OPD、OPV)..等)的圖案化製程，取代製作成本較高，且需要對應不同形態、尺寸、及多種圖形的光罩製程(Mask-Needed Process)，如真空沉積鍍膜(CVD)、真空濺鍍製程(Sputter Process)與 OLED 蒸鍍製程等。此篇技資係針對目前可供應高精度噴墨印刷設備為出發點，分析目前現有噴印材料的應用面、研究面以及目前工研院正開發中之可噴印式薄膜封裝材料的製程運用，進行噴印製程應用之技術與評估報告，後續供噴墨印刷的建置者評估與參考。	經濟部技術處	任意形態與虛實融合顯示系統開發計畫
20	111	智慧透明顯示虛實融合系統	高可視性透明顯示技術	本研究透明顯示器被視為顯示器發展之下一個重大應用領域，7.47吋低繞射高透明 AM-Micro LED 面板，主要為了提升透明面板穿透率以及面板背景可視性，並驗證無光罩微影技術應用於低繞射高透明顯示面板技術開發可行性。以 AMOLED 為基礎的透明顯示應用，擁有快速反應、高彩、高亮度等特性，於透明 AMOLED 畫素結構搭配設計之抗繞射光學結構，解決穿透影像因週期性繞射產生之模糊問題。	經濟部技術處	任意形態與虛實融合顯示系統開發計畫
21	111	半導體電子構裝	CIS 異質整合扇形封裝架構	本文中，我們使用晶圓級設備，模擬實際 CIS 樣品架構，以 12 吋晶圓設備進行晶圓級扇形封裝製程。我們開發了模封導通孔製程 (TMV)，讓內埋的測試晶片和 CIS 測試晶片可以直接垂直連接和傳輸訊號。我們以熱阻測試晶片模擬晶片發熱，並將之內埋至模封材料中，以測試晶片模擬 CIS 晶片。我們完成了整個模組製作製程與組裝製程開發並量測內埋晶片的熱阻。	工研院	N 組技術服務-契約案
22	111	半導體電子構裝	低翹曲結構與新型接點設計	本技術研究內容將開發新型接點技術，改善接點應力、導電特性與封裝可靠度，目標為建立如郵票般基板及模組架構。後續可透過最適化的線路分佈進行訊號傳輸以兼顧模組空間、功耗、及效能，以可彈性擴充、具更換晶片能力的模組化架構，滿足不同 AI 系統應用需求，擴大裝置端 AI 晶片之應用範圍。	經濟部技術處	類載板 AI 感測模組最適化架構技術暨應用檢測計畫
23	111	半導體電子構裝	異質整合封裝之散熱	嘗試系統化介紹異質整合架構與分類，並介紹異質整合封裝所遭遇的散熱瓶頸，散熱機制與限制，以及建議使用的高階電子散熱手法，提供系統化的認識與了解，與先進封裝散熱趨勢了解。	經濟部工業局	物聯網晶片化整合服務計畫
24	111	半導體電子構裝	Passivation 塗佈顯影技術	挑選/使用合適的可黃光微影之有機材料當作絕緣保護層，用在扇外型封裝的架構中為成功完成此扇外型封裝的重要因素之一。本文主要針對 Sumitomo 公司的 CRC-8903 這款 POB(polybenzoxazole)材料進行黃光微影製程評估，希望對相關的技術發展能提供些許幫助。	經濟部技術處	可程式 3D 異質集成技術計畫
25	111	半導體電子構裝	AI 晶片的四層式扇外型封裝載板	本技術研究內容將開發四層式扇外型封裝載板設計技術，改善封裝載板疊構、RDL 線路的阻抗需求與損失，目標為提出低介質厚度的電氣特性設計方式。後續可透過此方式設計低介質厚度、高速傳輸的線路規劃，滿足現行高密度細線路高速傳輸的需求。	經濟部技術處	可程式 3D 異質集成技術計畫



件次	產出年度	技術類別	技術名稱	技術特色	委辦單位	計畫名稱
26	98	半導體電子構裝	3D 基板式堆疊構裝技術	1.Soc 成本居高不下，研發速度緩慢，而 sip 成本低，研發速度快，3D 構裝是其中重要的一環。 2.ASE，SPIC 等大廠均在大力投入 3D 構裝，但主要仍以打線為主。未來面對高階產品則將會採用導通孔 3D 構裝技術。	經濟部技術處	工研院創新前瞻技術研究計畫
27	99	半導體電子構裝	建立 SiP 元件與模組電路之電性量測技術授權	已建立 RF 模組所需 SiP 元件之電性量測技術	經濟部技術處	3D 積體電路關鍵技術及應用發展計畫
28	101	半導體電子構裝	高集積度整合系統封裝技術	完成多顆異質主被動元件之內埋式系統封裝技術開發，已應用於 3.5G 模組試產，並將導入下世代平板電腦處理器模組封裝。	經濟部技術處	行動智慧系統電子材料及應用技術開發計畫
29	102	半導體電子構裝	非對稱型內埋封裝架構	現行之介電材料其 CTE 特性多高出矽基元件甚多，因此易遭遇到成品之可靠度問題，另外相關低 CTE 之介電材料多以封膜形式呈現，亦難以達到細線路化之特性；因此在新型態之封裝架構系統之材料驗證方面，本單位可提供一套解析方式，提供相關業者妥善之改進方針。	經濟部技術處	行動智慧系統電子材料及應用技術開發計畫
30	103	半導體電子構裝	Backside TSV 製程技術	該技術已經成功應用在 Logic 晶片上，並完成 TEG 電性驗證。目前正測試用於 DRAM 晶片。	經濟部技術處	高階手持裝置三維整合應用技術計畫
31	88	功率元件與模組	IGBT 技術	高電壓、大電流、中等切換速度之功率電晶體	經濟部技術處	微電子系統技術發展四年計畫
32	89	功率元件與模組	IGBT 技術	高電壓、大電流、中等切換速度之功率電晶體	經濟部技術處	微電子系統技術發展四年計畫
33	101	功率元件與模組	SiC Schottky Diode 技術	高電壓、低能耗、快速切換功率半導體元件	經濟部技術處	智慧綠能電子/車電關鍵技術計畫
34	102	功率元件與模組	SiC Schottky Diode 技術	高電壓、低能耗、快速切換功率半導體元件	經濟部技術處	智慧綠能電子/車電關鍵技術計畫
35	111	功率元件與模組	AQG-324 模組性能測試	本測試目標依國際規範，模組進行性能測試，包含：輸出耐電壓試驗、輸出漏電流測試、輸入耐電壓試驗、輸入漏電流測試、臨界電壓測試、輸出最大集極峰值電流試驗、輸出飽和電壓測試、V-I 特性曲線測試、逆向耐電壓試驗、逆向漏電流測試、順向最大峰值電流試驗、順向飽和電壓測試等。	經濟部工業局	化合物半導體測試應用推廣服務
36	111	功率元件與模組	功率模組關鍵組裝技術驗證	車用固態繼電器碳化矽模組關鍵組裝製程技術開發	經濟部技術處	工研院環境建構總計畫
37	111	功率元件與模組	輕型電動載具智能動力次系統關鍵零組件與設計	工研院採用國產矽基功率半導體元件，透過系統化整合，建構新一代功率模組，打造出「全國產化電動機車驅動次系統公版解決方案」，主要用於電動機車的馬達驅動，並具備「高功率、高馬力、高環保、高續航力」的四高優異性能。	經濟部工業局	高階印刷電路板產業發展推動計畫
38	111	功率元件與模組	1200V 平面式碳化矽金氧半場效電晶體設計研究	此研究主要為平面式碳化矽金氧半場效電晶體功率元件開發	工研院	碳化矽功率模組封測技術合作開發計畫
39	111	功率元件與模組	功率模組設計模擬分析	功率模組設計模擬分析	經濟部技術處	化合物半導體元件關鍵計畫
40	111	任意形態顯示與感測製造技術	3D 多維度控溫貼合熱壓與取放設備系統無塵室空間 (Class 1,000) 與廠務系統建置報告	完成 3D 多維度控溫貼合與熱壓設備系統無塵室空間 (Class 1,000) 與廠務系統建置規劃與完成內容，達成無塵室空間等級：Class 1,000，廠務系統：三相 220V，功率 100KVA、PCW、CDA、GN2、Vacuum，壓力與廢氣排放	經濟部技術處	任意形態與虛實融合顯示系統開發計畫



件次	產出年度	技術類別	技術名稱	技術特色	委辦單位	計畫名稱
41	111	任意形態顯示與感測製造技術	3D 多維度適形化電子製程整合與成型技術	因應智慧移動發展趨勢，開發圖案偏差 $\leq 3\text{mm}$ 之高精度適形化模塑電子車用中控台互動模組，未來可應用於智慧車艙之儀表板、中控台、把手、天窗等，兼具科技時尚感。	經濟部技術處	任意形態與虛實融合顯示系統開發計畫
42	110	任意形態顯示與感測製造技術	整合薄膜被動元件之RDL結構設計技術	因應5G通訊系統的發展趨勢，工研院利用超高景深圖案化製程技術與高填充孔濺鍍技術，設計5G帶通濾波器(3.5GHz & 26GHz)整合於扇出型面板級封裝重佈線層(Re-distribution Layer, RDL)，降低射頻無線通訊訊號傳輸衰減率，實現電路面積輕薄短小應用需求，提供5G通訊系統微縮化的最佳解決方案。	經濟部技術處	任意形態與虛實融合顯示系統開發計畫
43	110	任意形態顯示與感測製造技術	高段差結構補償技術	因應未來智慧場域裝置的多樣性及高階封裝應用需求，工研院開發無光罩高景深且高解析數位圖案化技術整合解決方案，驗證應用於重佈線層(Re-distribution Layer, RDL)表面 $16\mu\text{m}$ 段差之補償技術，成為未來可應用於先進IC載板與高階面板級先進封裝需求。	經濟部技術處	任意形態與虛實融合顯示系統開發計畫
44	111	取像與影像處理技術	多感測跨屏技術	本技術是基於亞灣5G智慧互聯網AIoT創新科技應用計畫，藉由整合相機校正技術、應用慣性量測單元實現相機姿態確認、相機距離與方向確認、骨架偵測技術、多餘骨架濾除機制、頭部朝向判斷技術與骨架ID繼承機制等技術，成功打造多屏跨視野臉部朝向及骨架追蹤繼承技術，並在觀光遊艇智慧窗屏導覽系統獲得驗證，成功達成了感知座標轉換誤差2.66%，重複目標物人臉濾除成功率96.1%，並且確認重複人臉的濾除，不會受到防水外殼玻璃材質的影響。	經濟部技術處	亞灣5G AIoT創新科技應用計畫
45	111	取像與影像處理技術	跨屏顯示技術	本投資內容主要描述藉由多台投影機融接影像提供大尺寸的投影畫面，並由將數位導覽的資訊顯示於透明顯示螢幕上，本系統採用雙透明顯示器以呈現跨屏幕觀看資訊功效，並於每一透明顯示器上各自安裝一台深度相機，並將雙相機所擷取到影像進行合併為單一影像，以進行使用者辨識，透過對人相機偵測使用者觀看資訊的行為，並可進行動態感知使用者觀看投影畫面上資訊的位置，進行即時的數位資訊導覽服務，即數位資訊將隨著使用者視線方向進行變動，使得景物、使用者觀看點、數位資訊三者影像可重疊於同一視線軸上，當相機偵測到使用者看向另一窗屏景色時，系統則將該使用者所看之資訊顯示於其所看之透明顯示器上，以達到直視型跨屏幕互動資訊顯示導覽的服務。	經濟部技術處	亞灣5G AIoT創新科技應用計畫
46	111	取像與影像處理技術	智慧感知視聽與觸覺互動技術	本技術是系統性的解決方案，以提供跨域互動如遠距訓練等，結合3D互動、力回饋手套設備、與3D變形即時內容呈現。	經濟部技術處	智慧感知視聽與觸覺互動科技系統技術研發計畫
47	111	取像與影像處理技術	多面型顯示技術與應用開發技術	全球首創裸視3D直播服務，透過一般2D影像串流，即時轉換為3D成像，呈現裸視3D的視覺效果。網紅可透過此服務進行直播，增加與群眾的互動連結。同時，運用此技術方法，快速製作裸視3D影片，加速內容製作，帶動整體產業發展。可廣泛應用於即時串流直播、行銷活動企劃、廣告等成為話題創造的新亮點。	經濟部技術處	亞灣5G AIoT創新科技應用計畫
48	111	取像與影像處理技術	互動感知顯示校正技術	本技術加入室內/外移動載具透明顯示器的光學參數，與相機、慣性感測器整合校正，可提供改善觀看者暈眩所需的慣性參數。	經濟部技術處	任意形態與虛實融合顯示系統開發計畫
49	111	取像與影像處理技術	異質深度相機校正與檢測技術	本技術建置多元感測元件驗證檢測平台，提供AR穿透式顯示裝置虛實影像疊合檢測服務。	經濟部技術處	工研院環境建構總計畫
50	111	取像與影像處理技術	跨域3D視覺裝機指導系統整合技術	本系統以智慧眼鏡平台所開發之辨識與空間定位軟體規格及各單元功能規格，平台可應用於遠程影音協作服務系統，結合擴增實境眼鏡以及遠距維修引導服務功能，讓現場工作人員與後台管理人員可以即時雙向溝通，有效率地排除設備組裝或維修時遭遇之問題。	經濟部技術處	跨域3D視覺指導系統整合計畫





件次	產出年度	技術類別	技術名稱	技術特色	委辦單位	計畫名稱
51	111	取像與影像處理技術	無所不在促進健康解決方案	透過視覺影像方法進行動作行為感測，蒐集健康數據並進行分析。	經濟部技術處	工研院創新前瞻研究計畫
52	111	取像與影像處理技術	自動駕駛邊角案例虛實合成暨資料擴增技術	本技術基於影像處理以及相關對位技術架構，於實景中合成虛擬物件結合影像處理技術，達到邊角案例資料集之擴增。	經濟部技術處	車電人工智慧化產業技術研發計畫
53	111	取像與影像處理技術	虛實影像融合技術	本技術包含運動賽事畫面中虛擬廣告置入，可貼齊於運動場地，結合電腦視覺後處理，完成前景分割功能，避免虛擬廣告遮蔽前景物件，達到運動賽事畫面虛實融合目標，進而加值運動賽事效益。	經濟部技術處	5G+系統暨應用淬鍊計畫
54	106	面板級製程技術	大面積高均勻鍍銅技術	以濺鍍之金屬膜層作為後續電鍍製程之 Seed Layer，並輔以半加成法(Semi-additive Method)技術搭配面板級大面積電鍍設備進行厚膜銅電鍍製程，以達到大面積且均勻性高之銅導線需求。	經濟部技術處	面板級製程技術新應用開發計畫
55	107	面板級製程技術	大面積高均勻鍍銅技術	以濺鍍之金屬膜層作為後續電鍍製程之 Seed Layer，並輔以半加成法(Semi-additive Method)技術搭配面板級大面積電鍍設備進行厚膜銅電鍍製程，以達到大面積且均勻性高之銅導線需求。	經濟部技術處	面板級製程技術新應用開發計畫
56	111	軟性混合電子(FHE)	高輸入阻抗耦合式感測模組設計技術	因應長期並準確監控生理訊號需求，需開發高輸入阻抗低壓迫耦合式感測模組，本技術提供高輸入阻抗低壓迫耦合式感測模組前端電路設計與訊號處理演算，兼顧穿戴舒適性與提高生理訊號偵測準確度。	經濟部技術處	軟性混合電子加值技術與系統應用開發技術計畫
57	111	無光罩材料與製程技術	顯示材料噴印技術	利用 CIC 蒸鍍設備鍍膜沉積後段 OLED 元件結構中的有機層及陰極電極層，完成整體 OLED 燈片元件。藉以完成溶液型有機發光元件的製程評估開發以及樣品製作。	經濟部技術處	無光罩噴印材料與製程驗證技術計畫
58	97	磁性感測器技術	磁性感測器技術	高靈敏度、寬元件電阻範圍、高速感測、可於髒污環境下工作	經濟部技術處	工研院創新前瞻研究計畫
59	102	磁性感測器技術	磁性感測器技術	高靈敏度、寬元件電阻範圍、高速感測、可於髒污環境下工作	工研院	所內應用研究計畫
60	103	磁性感測器技術	磁性感測器技術	高靈敏度、寬元件電阻範圍、高速感測、可於髒污環境下工作	工研院	所內應用研究計畫
61	103	磁性感測器技術	磁性感測器技術	高靈敏度、寬元件電阻範圍、高速感測、可於髒污環境下工作	經濟部技術處	工研院環境建構總計畫
62	104	磁性感測器技術	磁性感測器技術	高靈敏度、寬元件電阻範圍、高速感測、可於髒污環境下工作	經濟部技術處	工研院創新前瞻研究計畫
63	106	磁性感測器技術	磁性感測器技術	高靈敏度、寬元件電阻範圍、高速感測、可於髒污環境下工作	經濟部技術處	工業感測器國產自主關鍵技術開發計畫
64	107	磁性感測器技術	磁性感測器技術	高靈敏度、寬元件電阻範圍、高速感測、可於髒污環境下工作	經濟部技術處	工業感測器國產自主關鍵技術開發計畫
65	106	磁性感測器技術	磁性感測器技術	高靈敏度、寬元件電阻範圍、高速感測、可於髒污環境下工作	經濟部技術處	工研院創新前瞻研究計畫
66	107	磁性感測器技術	磁性感測器技術	高靈敏度、寬元件電阻範圍、高速感測、可於髒污環境下工作	工研院	FY106M 組契約工服
67	108	磁性感測器技術	磁性感測器技術	高靈敏度、寬元件電阻範圍、高速感測、可於髒污環境下工作	經濟部技術處	AI on Chip 先導技術研發計畫